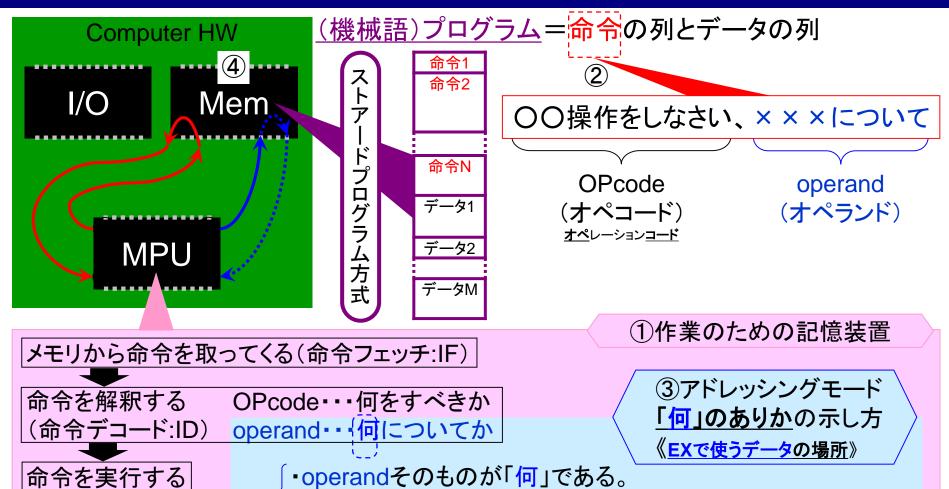
命令セットアーキテクチャ(ISA:Instruction Set Architechture)



①プロセッサ内部の記憶装置、②命令(種類、形式)、③アドレッシングモード、④メモリこれらは、*プログラマ*が*コンピュータハードウェア*について知っているべき事項

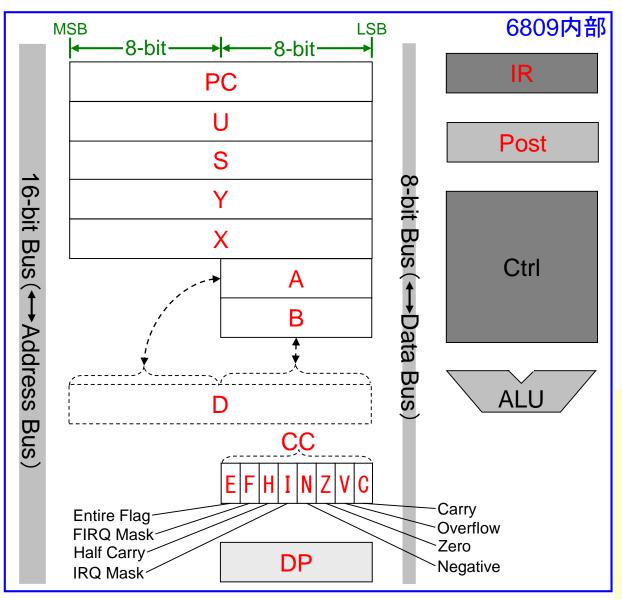
operandは「何」のありかを示すものである。

➤ ISA(命令セットアーキテクチャ):*ハードウェア*と*ソフトウェア*のインターフェース

(命令実行:EX)

6809のISA:内部記憶装置(1/3)

ISA:プロセッサ内部の記憶装置、命令(種類、形式)、アドレッシングモード、メモリ



U: User Stack Register

S: Hardware Stack Register

X,Y:Index Register

A,B,(D): Accumulator

CC: Condition Code Register

PC: Program Counter

DP: Direct Page Register

Post: Post Byte Register

ALU: Arithmetic Logic Unit

IR: Instruction Register

Ctrl: Control Unit

赤文字の装置:記憶装置

装置の地の色:白◆→→濃い灰

重要度:高◆◆◆低

CCの各ビットの意味については man6809.pdf p.1-4 を参照。

6809のISA:内部記憶装置(2/3)

ISA:プロセッサ内部の記憶装置、命令(種類、形式)、アドレッシングモード、メモリ

	装置名	記憶 装置	重要度	分類用 別名1	分類用 別名2	備考
U	User Stack Register	0	高	Reg	Ptr	_
S	Hardware Stack Register	0	高	Reg	Ptr	ユーザは直接利用しない
X,Y	Index Register	0	高	Reg	Ptr	_
A,B, (D)	Accumulator	0	高	Reg	Acc	被演算データ及び 演算命令実行結果の記憶
CC	Condition Code Register	0	高	Reg	_	条件(注:後述)の記憶
PC	Program Counter	0	高	_	_	次にIFするメモリアドレスを記憶
DP	Direct Page Register	0	低		_	_
Post	Post Byte Register	0	中	_	_	_
ALU	Arithmetic Logic Unit	×	中	_	_	_
IR	Instruction Register	0	低	_	_	_
Ctrl	Control Unit	×	低	_	_	_

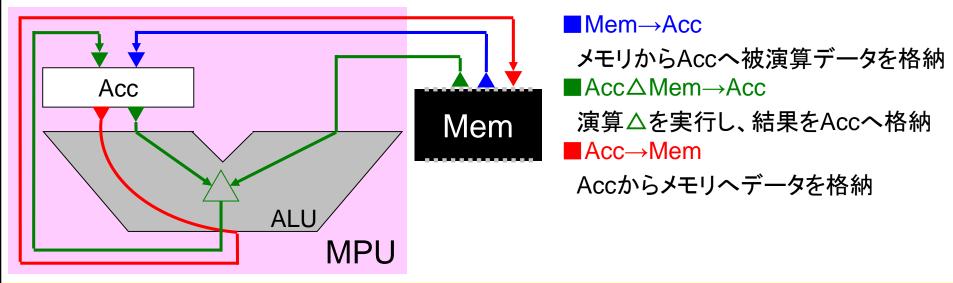
【注】装置の重要度の高低は、本科目の修得においての意味で付したもの

6809のISA:内部記憶装置(3/3)

ISA:プロセッサ内部の記憶装置、命令(種類、形式)、アドレッシングモード、メモリ

	装置名	記憶 重要度		分類用分類用別名1別名2		備考	
A,B, (D)	Accumulator	0	ء	Reg	Acc	被演算データ及び 演算命令実行結果の記憶	

Accを持つ一般的コンピュータシステムにおける、Accとデータの流れ



【注】三色の線は全て、装置間の物理的な配線ではなく、論理的なデータの流れを表す。

- 「・この配線を知らなくて良い⇔ISAの階層
- 」・この配線を知らなくてはならない⇔ISAの下の階層

6809のISA: 命令(1/3)

ISA:プロセッサ内部の記憶装置、命令(種類、形式)、アドレッシングモード、メモリ

	基本命令		基本命令			基本命令			基本命令		
_	機能	名		機能	名		機能	名		機能	名
	BとXの加算	ABX		Reg間データ交換	EXG	実	ジャンプ	JMP		キャリービットがセットされていなければ分岐	BCC
	桁上げ付き加算	ADC	デ	ロード	LD	行順	サブルーチンへジャンプ	JSR		キャリービットがセットされていれば分岐	BCS
	加算	ADD	ータ	プッシュ	PSH	序変	割込みルーチンからの復帰	RTI		等しいならば分岐	BEQ
	0代入	CLR	転送(プル(ポップ)	PUL	更(-	サブルーチンからの復帰	RTS		より以上ならば分岐(符号付きデータ比較)	BGE
算	10進補正	DAA	6)	ストア	ST	၈)	SW割込み	SWI		より大ならば分岐 (符号付きデータ比較)	BGT
術演	1減	DEC		Reg間データ転送	TFR	7.	Regを退避し、HW割込み待ち	CWAI		より大ならば分岐 (符号無しデータ比較)	BHI
算術演算(12	1増	INC		算術左シフト	ASL	そのは	実効アドレスのロード	LEA		より以上ならば分岐(符号無しデータ比較)	BHS
12	乗算	MUL		算術右シフト	ASR	型(4	無操作	NOP		より以下ならば分岐(符号付きデータ比較)	BLE
	符号反転	NEG	シフ・	論理左シフト	LSL		HW割込み待ち	SYNC	条件	より小ならば分岐 (符号無しデータ比較)	BL0
	桁上げ付き減算	SBC	4 (ه	論理右シフト	LSR				分岐	より以下ならば分岐(符号無しデータ比較)	BLS
	符号付ビット拡張	SEX)	左循環シフト	ROL				19	より小ならば分岐 (符号付きデータ比較)	BLT
	減算	SUB		右循環シフト	ROR					負数ならば分岐	BMI
論	論理積	AND	比	論理比較	BIT					等しくないならば分岐	BNE
理演	ビット反転	COM	較、	算術比較	CMP					正数ならば分岐	BPL
算 (4	排他的論理和	EOR	テス	テスト(0減)	TST					無条件に分岐	BRA
4)	論理和	OR	٦(م			•				分岐しない分岐	BRN
)							サブルーチンへ分岐	BSR
		•		-						オーバーフロービットがセットされていなければ分岐	BVC
										オーバーフロービットがセットされていれば分岐	BVS

59種類の基本命令(機能、名前)とその機能的分類

6809のISA: 命令(2/3)

ISA:プロセッサ内部の記憶装置、命令(種類、形式)、アドレッシングモード、メモリ

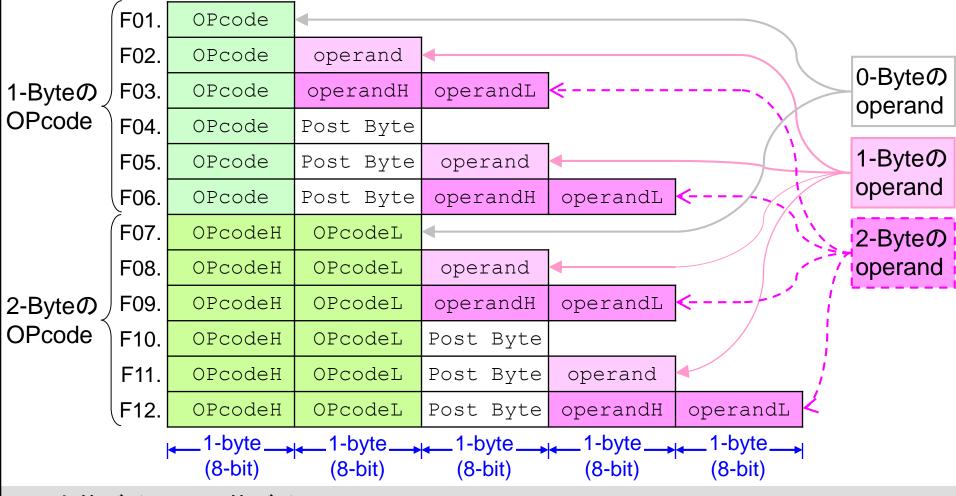
	基本命令名	OPcode		基本命令名	OPcode		基本命令名		OPcode		基本命令名	OPcode
	ABX	1種類【3A】		EXG	1種類【1E】	実行	JMP	3種類	【0E, 7E, 6E】		BCC	2種類【24,1024】
	ADC	8種類	デー	LD	28種類	行順	JSR	3種類	[9D, BD, AD]		BCS	2種類【25,1025】
	ADD	12種類	タ	PSH	2種類【34,36】	序变	RTI	1種類	[3B]		BEQ	2種類【27,1027】
	CLR	5種類	タ転送(PUL	2種類【35,37】	更	RTS	1種類	[39]		BGE	2種類【20,1020】
算術	DAA	1種類【19】	6	ST	21種類	5)	SWI	3種類	【3F, 103F, 113F】		BGT	2種類【2E, 102E】
術演	DEC	5種類		TFR	1種類【1F】	Z	CWAI	1種類	[30]		BHI	2種類【22, 1022】
算(1	INC	5種類		ASL	5種類	での出	LEA	4種類	【32, 33, 30, 31】		BHS	2種類【24, 1024】
12	MUL	1種類【3D】	s .	ASR	5種類	世 4	NOP	1種類	[12]		BLE	2種類【2F, 102F】
	NEG	5種類	シフー	LSL	5種類)	SYNC	1種類	[13]	条件	BL0	2種類【25, 1025】
	SBC	8種類	ره)	LSR	5種類			-		分岐(19	BLS	2種類【23,1023】
	SEX	1種類【1D】		ROL	5種類					19	BLT	2種類【2D, 102D】
	SUB	12種類		ROR	5種類						BMI	2種類【2B, 102B】
論	AND	9種類	比	BIT	8種類						BNE	2種類【26,1026】
理演	COM	5種類	較、	CMP	28種類						BPL	2種類【2A, 102A】
算 (EOR	8種類	テス	TST	5種類						BRA	2種類【20,16】
4	OR	9種類	٦(م								BRN	2種類【21,1021】
			၁)								BSR	2種類【8D, 17】
		•									BVC	2種類【28,1028】
											BVS	2種類【29, 1029】

59種類の基本命令それぞれに対応する、OPcode(全268種類)がある。

- -1つの基本命令に1つのOPcodeが対応:11基本命令
- •1つの基本命令に複数のOPcodeが対応:48基本命令

操作対象のバリエーション (記憶装置、アドレッシングモード)

6809のISA: 命令(3/3)



- H: 上位バイト、L: 下位バイト
- •OPcodeH: **Pre Byte**(プリ バイト)とも呼ぶ。コードは「10」または「11」
- Post Byte(ポストバイト): OPcodeに対する付加的情報←───操作対象のバリエーション

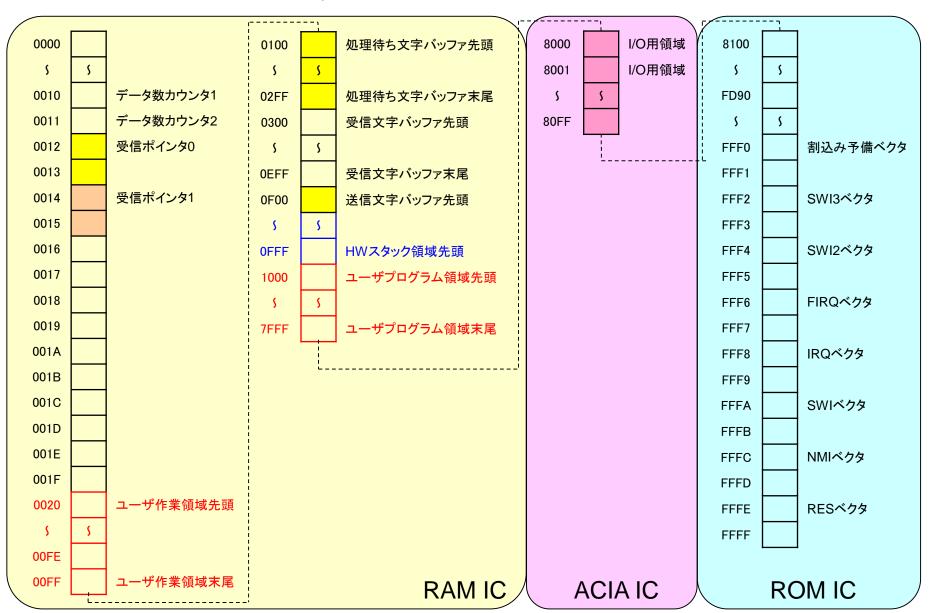
6809のISA: アドレッシングモード(1/2)

Inherent Direct Direct Direct Double Sextended Direct Double Sextended Direct Double Sextended Double Sextended Double Solid Doub	Addressing Mode名			EXで使うデータの場所	operand	備考
Direct	Immediate			operandがデータそのもの		
Extended	Inherent			参照Regにデータがある		
Constant Offset	Dire	ect		DP:上位8-bit & operand:下位8-bitが示すアドレスを直接参照	hh	
Constant Offset	Ext	ended		operandが示すアドレスを直接参照	hhhh	A直
Offset 8-bit			0-bit	Ptrが示すアドレスを直接参照		B直
Tebit Acc Offset Ptr+Accが示すアドレスを直接参照 Ptrが示すアドレスを直接参照 Ptrが示すアドレスを直接参照 Ptrが示すアドレスを直接参照 Ptrが示すアドレスを直接参照 Ptrのでは Ptrのではできるできるできるできます。 Ptrのではできるできます。 Ptrのではできます。 P		Constant	5-bit		変位はPostByteに。operand無し	C直
Acc Offset		Offset	8-bit	Ptr+変位が示すアドレスを直接参照	hh	D直
Auto Increment Ptrが示すアドレスを直接参照⇒Ptr=Ptr+1 Gia Ptrが示すアドレスを直接参照⇒Ptr=Ptr+2 Hia Ptrー1⇒Ptrが示すアドレスを直接参照 Dia Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Dia Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Dia Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Dia Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Dia			16-bit		hhhh	E直
Auto Increment		Acc Offset		Ptr+Accが示すアドレスを直接参照		F直
Ptrが示すアドレスを直接参照 Iia Ptr=Ptr - 1 ⇒ Ptrが示すアドレスを直接参照 Iia Ptr=Ptr - 2 ⇒ Ptrが示すアドレスを直接参照 Jia Ptr=Ptr - 2 ⇒ Ptrが示すアドレスを直接参照 PC Relative PC +変位が示すアドレスを直接参照 hh / hhhh Kia Relative Extended Indirection Operandが示すアドレスを間接参照 hhhhh All Obit Indirection Ptrが示すアドレスを間接参照 hhhhhh Blia Bit Indirection Ptr+変位が示すアドレスを間接参照 hhhhhh Dlia Acc Offset Indirection Ptr+交位が示すアドレスを間接参照 Fila Auto Increment Indirection Ptrが示すアドレスを間接参照 Fila Auto Increment Indirection Ptrが示すアドレスを間接参照 Ptr=Ptr+2 Hila H		Auto Increment		Ptrが示すアドレスを直接参照⇒Ptr=Ptr+1		G直
Auto Decrement Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを間接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを間接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを間接参照 Ptr=Ptr-2⇒Ptrが示すアドレスを間接参照 Ptr+変位が示すアドレスを間接参照 Ptr+変位が示すアドレスを間接参照 Ptr=Ptr-2 Ptr				Ptrが示すアドレスを直接参照⇒Ptr=Ptr+2		H直
Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照	l _	Auto Doore	ann an t	Ptr=Ptr-1⇒Ptrが示すアドレスを直接参照		I直
Extended Indirection operandが示すアドレスを間接参照 hhhh A間 Constant Offset O-bit Indirection Ptrが示すアドレスを間接参照 hhhh D間 Acc Offset Indirection Ptr+変位が示すアドレスを間接参照 hhhh E間 Acc Offset Indirection Ptr+Accが示すアドレスを間接参照 F間 Auto Increment Indirection Ptrが示すアドレスを間接参照 Ptr=Ptr+2 H間 H間 H間 H間 Him	nde	Auto Decre	ement	Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照		J直
Extended Indirection operandが示すアドレスを間接参照 hhhh A間 Constant Offset O-bit Indirection Ptrが示すアドレスを間接参照 hhhh D間 Acc Offset Indirection Ptr+変位が示すアドレスを間接参照 hhhh E間 Acc Offset Indirection Ptr+Accが示すアドレスを間接参照 F間 Auto Increment Indirection Ptrが示すアドレスを間接参照 Ptr=Ptr+2 H間 H間 H間 H間 Him	Ř	PC Relativ	е	PC+変位が示すアドレスを直接参照	hh / hhhh	K直
Solit Indirection Ptr+変位が示すアドレスを間接参照 hh D間 hhhh E間 Acc Offset Indirection Auto Increment Indirection Ptrが示すアドレスを間接参照 Ptr+変位が示すアドレスを間接参照 F間 H間 H間 H間 H間 H間 H間 H間		Extended	ndirection	operandが示すアドレスを間接参照	hhhh	A間
S-bit Indirection Ptr+変位が示すアドレスを間接参照 hh D間 hhhh E間 Acc Offset Indirection Ptr+Accが示すアドレスを間接参照 F間 Auto Increment Indirection Ptrが示すアドレスを間接参照⇒Ptr=Ptr+2 H間 H間 H間 H間 Him Him Him Him D間 hhhh D間 hhhh D間 hhhh E間 H間 H間 H間 Him		Constant	0-bit Indirection	Ptrが示すアドレスを間接参照		B間
16-bit Indirection			8-bit Indirection	Dtr. 本体がテオマい フも関接会昭	hh	D間
Auto Increment Indirection Ptrが示すアドレスを間接参照⇒Ptr=Ptr+2 H間		Oliset	16-bit Indirection	Fu+変位がホップトレスを间接参照	hhhh	E間
		Acc Offset	Indirection	Ptr+Accが示すアドレスを間接参照		F間
Auto Decrement Indirection Ptr-Ptr-2⇒Ptrが示すアドレスを問接参昭		Auto Increment Indirection Auto Decrement Indirection		Ptrが示すアドレスを間接参照⇒Ptr=Ptr+2		H間
/ tatio Determent manded on Tu-Lu Z→Luがかり/LiDJ女学派				Ptr=Ptr-2⇒Ptrが示すアドレスを間接参照		J間
PC Relative Indirection PC+変位が示すアドレスを間接参照 hh / hhhh K間		PC Relativ	e Indirection	PC+変位が示すアドレスを間接参照	hh / hhhh	K間
Branch Relative PC+変位が示すアドレスを直接参照 hh / hhhh	Bra	nch Relativ	e	PC+変位が示すアドレスを直接参照	hh / hhhh	

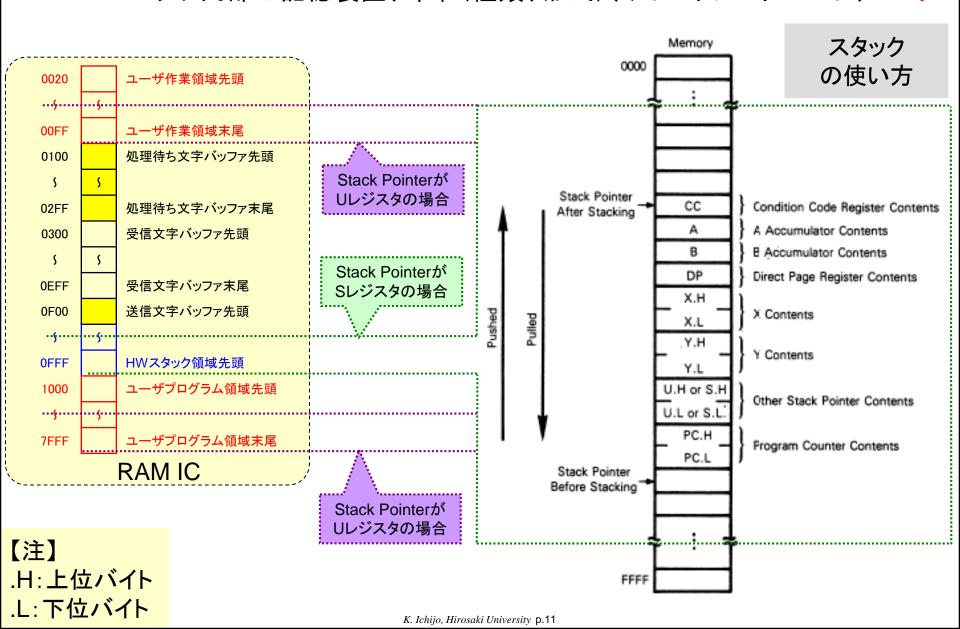
6809のISA: アドレッシングモード(2/2)

	Address	sing Mode名	EXで使うデータの場所	operand	備考
			operand the death of	hh	
Imr	nediate		operandがデータそのもの	hhhh	
Inh	erent		┤参照Regにデータがある │		
Dire	ect		DP:上位8-bit & operand:下位8-bitがますアドレスを直接参照	₹ hh	
Ext	ended		operandが示すアドレスを直接参照	hhhh	A直
		0-bit	Ptrが示すアドレスを直接参照		B直
	Constant	5-bit		変位はPostByteに。operand無し	C直
	Offset	8-bit	Ptr+変位が示すアドレスを直接参照	hh	D直
		16-bit		hhhh	E直
	Acc Offset		Ptr+Accが示すアドレスを直接参照		F直
	Auto Increment		Ptrが示すアドレスを直接参照⇒Ptr=Ptr+1		G直
			Ptrが示すアドレスを直接参照⇒Ptr=Ptr+2		H直
l <u>_</u>	Auto Decr	ement	Ptr=Ptr-1⇒Ptrが示すアドレスを直接参照		I直
Indexed	Auto Deci	ement	Ptr=Ptr-2⇒Ptrが示すアドレスを直接参照		J直
Хес	PC Relativ	/e	PC+変位が示すアドレスを直接参照	hh / hhhh	K直
	Extended		operandが示すアドレスを間接参照		A間
	Constant		Ptrが示すアドレスを間接参照		B間
	Offset		Dtr亦.位.がテオフドレフを関控糸昭	hh	D間
	Oliset		初心者のうちは、扱わなくても良い	アドレッド・ハグモード	E間
	Acc Offset Indirection		がいるのうのは、アンシャン・アン・アン・アン・アン・アン・アン・アン・アン・アン・アン・アン・アン・アン	ノトレクノング L一ド	F間
	Auto Incre				H間
	Auto Decr				J間
	PC Relativ	ve Indirection	PC+変位が示すアドレスを間接参照	hh / hhhh	K間
Bra	nch Relativ	re e	PC+変位が示すアドレスを直接参照	hh / hhhh	

6809のISA: 09brdメモリ(1/2)



6809のISA: 09brdメモリ(2/2)



6809のISAの追加資料

ISA:プロセッサ内部の記憶装置、命令(種類、形式)、アドレッシングモード、メモリ

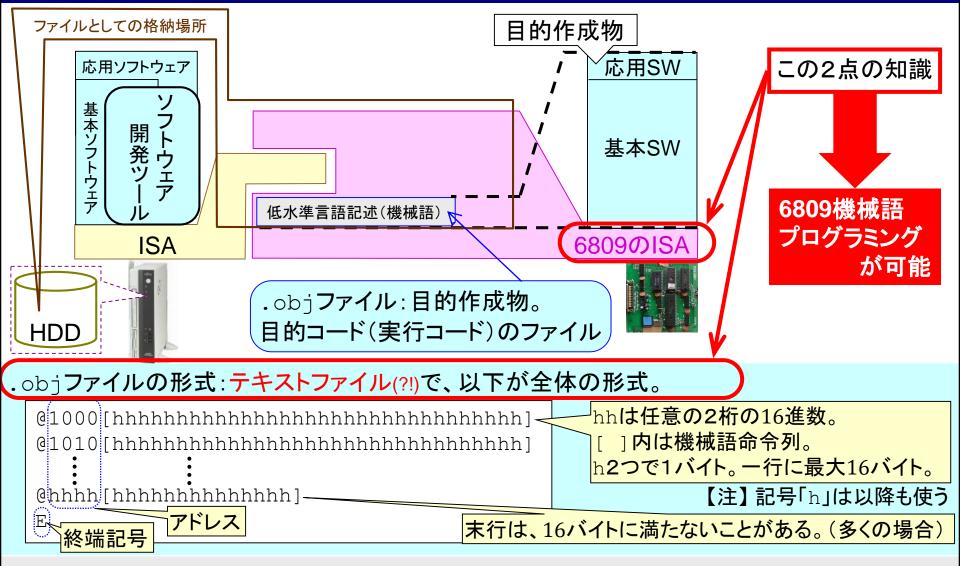
- man6809.pdf(p.1-3 ~ p.1-4)
- -man6809.pdf (p.A-1 \sim p.A-72, p.C-2 \sim p.C-4, p.D-1 \sim p.D-4)
- 6809_Insn_MainList-ML_oa.pdf
- -6809 Insn_MainList-ML_on.pdf
- •6809 Insn Branch-ML.pdf 6809 Insn Branch-FULL.pdf
- -6809_Insn_PshPul-ML.pdf 6809_Insn_PshPul-FULL.pdf

資料は全て、 <u>講義用Webページ</u>からも開ける。

- -man6809.pdf (p.2-1 \sim p.2-6, p.D-1 \sim p.D-4, p.F-3/F-4)
- CAE AddressingModes V2.pdf

K. Ichijo, Hirosaki University p.12

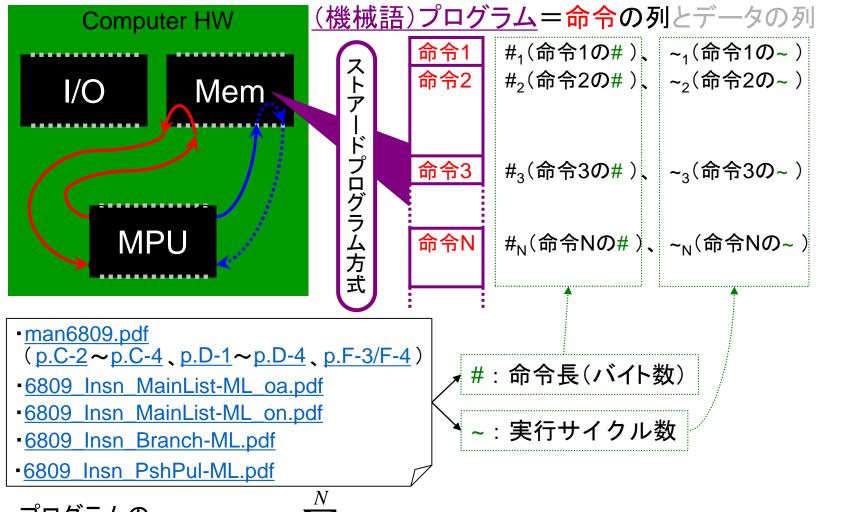
6809機械語プログラミング



【注】

- ・テキストエディタによる機械語プログラミングが可能・・・本科目独特の特徴
- ・機械語プログラムの、最後に実行される命令は必ず「39」とする・・・モニタプログラムとの関係による。

機械語プログラムの使用メモリサイズ、実行サイクル数



プログラムの 使用メモリサイズ (Bytes)
$$=$$
 $\sum_{i=1}^{N} \#_i + \frac{\mathcal{D}\mathcal{D}\mathcal{D}\mathcal{L}$ 実行時に静的に使用するメモリのバイト数 (プログラムが使用するデータの格納領域)

プログラムの 実行サイクル数(回)
$$\equiv \sum_{i=1}^{N} \sim_{i}$$

@1000[8668B711004CB71101BE1100BF110239] E

上のような内容の. objファイルがあるとき、この機械語プログラムの動作を説明せよ。 また、使用メモリサイズ、実行サイクル数を求めよ。

ヒント

(a)	調べたいOPcodeについて、
	その意味、アドレッシングモード、命令長(#)、実行サイクル数(~)を知る。 注a-1:機械語プログラム(機械語命令列)の先頭は、必ずOPcodeである。 注a-2:OPcodeには、1-byteのものと2-byteのものがある。 注a-3:2-byte長のOPcodeは、必ず「10」または「11」で始まる。 注a-3:PostByteを伴う命令もあることに注意する。
(b)	命令長(#)からoperand長を求める。(operand長=命令長ーOPcode長)
(c)	(b)で知ったoperand長から、operandの値と、次に調べるOPcodeの位置を知る。
(d)	(a)で知った、OPcodeの意味、アドレッシングモード、実行サイクル数(~)(c)で知った、operandの値を総合して、1つの命令の動作と実行サイクル数を知る。
(e)	 (c)で知った、次に調べるOPcodeの位置をみて、 ・OPcodeが「39」ならば、その実行サイクル数を記録し、(f)へ。 ・そうでなければ、(a)へ。
(f)	全ての命令の動作(39を除く)と実行サイクル数(39を含む)を総合すると、 プログラムの動作が説明でき、実行サイクル数が分かる。

3に8を加算し(3+8を行い)、結果をメモリに格納する機械語プログラムを作成せよ。 また、使用メモリサイズ、実行サイクル数を求めよ。

_								
ヒン	<u> </u>		(<u>\alpha</u>)	(β)				
(a)	プログラムを、メモリのどこに格納するか。 注a-1:ユーザプログラム領域内でなければならない。 注a-2:結果を格納する位置と重ならないようにした方がよい。	1000番地加	いら格納。					
(b1)	被演算データ3と8を、メモリにどのように格納し、どのように取得するか。	Immediate グモードを位	` ,	最後に実行される命令「39」 のすぐ後ろの位置に格納し、 Extendedアドレッシング モードを使用する。				
(b2)	結果を、メモリのどこに格納するか。 注b2-1:ユーザプログラム領域内、またはユーザ作業領域内でなければならない。 注b2-2:プログラムと重ならないようにした方がよい。	最後に実行 すぐ後ろの ^を	される命令「39」の 位置。	(b1-β)の格納位置のすぐ 後ろの位置。				
(c)	どのAccを使用するか。 注c-1: 8-bitのものが2種類(A,B)、16-bitのものが1種類(D)、ある。 注c-2: 3も8も想定される結果も、8-bitで収まる。	Acc A を使	用。 Accについて復	Acc B を使用。 習 <u>(1) (2) (3)</u>				
(d)	(b1)と(c)を踏まえ、被演算データ3を扱うOPcodeをどれにするか。 またそのとき、PostByteとoperandはどうなるか。							
(e)	(b1)と(c)を踏まえ、被演算データ8を扱うOPcodeをどれにするか。 またそのとき、PostByteとoperandはどうなるか							
(f)	(b2)と(c)を踏まえ、結果を扱うOPcodeをどれにするか。 またそのとき、PostByteとoperandはどうなるか。							
(g)	最後に実行される命令「39」を忘れない。							

右の2通りの手順で作成してみよ。

$$(1) \quad (a-\alpha) \to (b1-\alpha) \to (b2-\alpha) \to (c-\alpha) \to (d) \to (e) \to (f) \to (g)$$

$$(2) \quad (a-\alpha) \to (b1-\beta) \to (b2-\beta) \to (c-\beta) \to (d) \to (e) \to (f) \to (g)$$

@1000[7E100039] E

上のような内容の.objファイルがあるとき、この機械語プログラムの動作を説明せよ。また、使用メモリサイズ、実行サイクル数を求めよ。

@1000[6E8CFD39] E

上のような内容の.objファイルがあるとき、この機械語プログラムの動作を説明せよ。また、使用メモリサイズ、実行サイクル数を求めよ。

@1000[6E8CFD39] E

上の機械語プログラムと同じ動作をするプログラムを、OPcode「20」を用いて作成せよ。また、使用メモリサイズ、実行サイクル数を求めよ。

ヒント

OPcode「20」は、条件分岐(Branch)に分類されるOpcodeである。

- $-\frac{\text{man}6809.\text{pdf}}{(\text{p.C-2}\sim\text{p.C-4},\text{p.D-1}\sim\text{p.D-2})}$
- -6809 Insn Branch-ML.pdf 6809 Insn Branch-FULL.pdf